

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-067151
 (43)Date of publication of application : 11.03.1994

(51)Int.Cl. G02F 1/133
 G02F 1/136
 G09G 3/36

(21)Application number : 04-221775
 (22)Date of filing : 20.08.1992

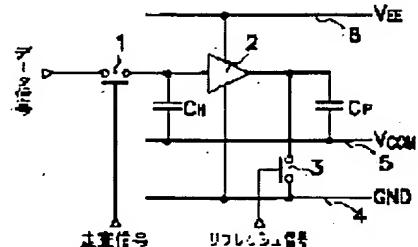
(71)Applicant : SHARP CORP
 (72)Inventor : YAMAGUCHI AKIRA
 ISHII YUTAKA
 YAMAMOTO YOSHITAKA

(54) DISPLAY DEVICE

(57)Abstract:

PURPOSE: To clearly preserve a display for a long time by holding surely each pixel with a holding capacity of supplied pixel data and compensating that charge stored in a pixel capacity is loosened through a leakage current with a buffer amplifier circuit.

CONSTITUTION: Each pixel is provided with the holding capacity CH as a capacitance element formed on a substrate and the pixel capacity CP as a display element provided through a liquid crystal. A data signal is inputted to one side electrode of the holding capacity CH through a switch element 1, and further, the other electrode is connected to the input of the buffer amplifier circuit 2. The switch element 1 is a circuit element whose ON/OFF is controlled by a scanning signal. Further, the output of the buffer amplifier circuit 2 is connected to one side electrode of the pixel capacity CP, and further, the other electrode of the pixel capacity CP is connected to a grounded power source line 4 through the switch element 3 whose ON/OFF is controlled by a refresh signal. Then, when the voltage of the charged pixel capacity CP is started to be attenuated by the leakage current, the attenuation is compensated by the buffer amplifier circuit.



LEGAL STATUS

[Date of request for examination] 12.07.1996
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2901429
 [Date of registration] 19.03.1999
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0	9226-2K		
1/136	5 0 0	9018-2K		
G 0 9 G 3/36		7319-5G		

審査請求 未請求 請求項の数2(全9頁)

(21)出願番号 特願平4-221775
 (22)出願日 平成4年(1992)8月20日

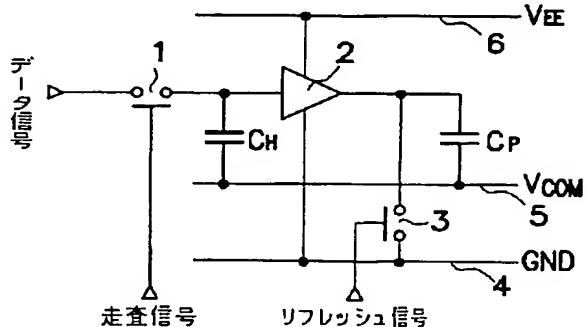
(71)出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (72)発明者 山口 明
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内
 (72)発明者 石井 裕
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内
 (72)発明者 山元 良高
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内
 (74)代理人 弁理士 山本 秀策

(54)【発明の名称】 表示装置

(57)【要約】

【構成】 各絵素ごとに、絵素データを保持するための保持用容量CHと、この保持用容量CHの電圧に応じて絵素容量CPに電荷を供給するバッファアンプ回路2が設けられると共に、リフレッシュ信号によってON/OFFを制御されるスイッチ素子3を介して絵素容量CPが接地電源線4に接続された。

【効果】 保持用容量CHとバッファアンプ回路2を用いて絵素容量CPのリーク電流を補い明瞭な表示を長時間維持する実用的な回路を提供することができるようになる。



【特許請求の範囲】

【請求項1】複数の絵素を備え、各絵素に供給された絵素データに応じて絵素容量に電荷が蓄積されることにより表示が行われる表示装置において、

各絵素が、該絵素データを保持するための保持用容量と、該保持用容量の電圧に応じて該絵素容量に電荷を供給するバッファアンプ回路とを備え、且つリフレッシュ信号によってON/OFFを制御されるリフレッシュ回路を介して該絵素容量がプリチャージ用又はディスチャージ用の電源に接続された表示装置。

【請求項2】複数の絵素を備え、各絵素に供給された絵素データに応じて絵素容量に電荷が蓄積されることにより表示が行われる表示装置において、

各絵素が、該絵素データを保持するための第1保持用容量と、表示切換信号によってON/OFFを制御される表示切換回路を介して該第1保持用容量からの電荷の供給を受ける第2保持用容量と、該第2保持用容量の電圧に応じて該絵素容量に電荷を供給するバッファアンプ回路とを備え、且つリフレッシュ信号によってON/OFFを制御されるリフレッシュ回路を介して絵素容量がプリチャージ用又はディスチャージ用の電源に接続された表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブ駆動方式の表示装置に関する。

【0002】

【従来の技術】アクティブマトリクス駆動方式の液晶表示装置は、多数の走査信号線とデータ信号線とを備え、各交差部に絵素が設けられている。各絵素は、図10に示すように、スイッチ素子31と絵素容量CPとによって構成されている。スイッチ素子31は、ここではTFT(薄膜トランジスタ)によって構成され、このTFTのドレインソース端子間を介してデータ信号線32と絵素容量CPの一方の電極とを接続するようになっている。また、このスイッチ素子31のTFTにおけるゲート端子は、走査信号線33に接続されている。絵素容量CPは、一方の電極と他方の電極との間に液晶を配置した構成であり、他方の電極はコモン電源線34に接続されている。従って、走査信号線33をアクティブにするとスイッチ素子31がONとなり、データ信号線32上の絵素データが絵素容量CPに電荷として送り込まれる。そして、スイッチ素子31がOFFに戻った後も、絵素容量CPに蓄積された電荷により液晶に電界が印加され、表示が維持されることになる。

【0003】

【発明が解決しようとする課題】ところが、上記絵素容量CPは、実際には、図11に示すように、比較的抵抗値の小さいリーキ抵抗Rが存在するので、蓄積された電荷がこのリーキ抵抗Rを介してリーキ電流により漏れ出

すことになる。従って、図12に示すように、スイッチ素子31がONとなる書き込み期間中に絵素データに応じた電荷が絵素容量CPに蓄積されると、次の書き込み期間までのデータ保持期間中に、このリーク電流によって電荷が徐々に失われ絵素容量CPの電圧が減衰する。そして、このようにデータ保持期間中に絵素容量CPの電圧が減衰すると、画面が視覚的にチラツキを生じフリッカとなって表示品位を低下させるという問題が発生する。

【0004】また、上記問題を解消するには、各絵素に図13に示すようなサンプルホールド回路を設ける方法が考えられる。即ち、スイッチ素子31がONになると、まず絵素データが保持用容量CHに供給され(サンプリング)、スイッチ素子31がOFFになると、この絵素データによる電荷が保持用容量CHに保持される(ホールド)。そして、トランジスタ35がこの保持用容量CHの電圧に応じて電源線36から絵素容量CPに電荷を供給する。ここで、保持用容量CHは、単なる容量素子であるためリーク電流の少ないものを用いることができる。また、トランジスタ35は、保持用容量CHの電圧を入力とし絵素容量CPを負荷とするNチャンネルMOS・FETの電圧ホロワ回路によりバッファアンプ回路を構成するので、保持用容量CHの電荷を消費することなく、この保持用容量CHの電圧に応じた正電荷を絵素容量CPに供給することができる(絵素容量CPが保持用容量CHの電圧よりトランジスタ35のしきい値電圧だけ低い電圧になるまで充電を行う)。従って、図13に示す絵素では、供給された絵素データを保持用容量CHで確実に保持し、スイッチ素子31によってこれに基づく電荷を絵素容量CPに供給し続けることができる、データ保持期間中に絵素容量CPの電圧が減衰して表示品位を低下させるようなことがなくなる。

【0005】しかしながら、この図13に示すような回路構成では、トランジスタ35によるバッファアンプ回路が絵素容量CPに正電荷を供給するだけの一方向の動作しかできないため、先の絵素データよりも電荷量の少ない絵素データが供給された場合に、絵素容量CPが先の電荷をそのまま保持し続けるという不都合を生じる。また、液晶表示装置では、液晶の劣化防止のために、絵素容量CPに印加する電荷の極性を交互に切り換える交流駆動を行うが、このような一方向のトランジスタ35では負電荷を供給することができず、実用的な表示装置を得ることができないという問題もある。

【0006】本発明は、上記事情に鑑み、データ保持期間中の絵素容量のリーク電流を補うことにより明瞭な表示を維持することができ、しかも、新たな絵素データを供給する際に絵素容量の古い電荷をリフレッシュによって引き抜くことにより交流駆動等も可能となる実用的な表示装置を提供することを目的としている。

【0007】

【課題を解決するための手段】本発明の表示装置は、複数の絵素を備え、各絵素に供給された絵素データに応じて絵素容量に電荷が蓄積されることにより表示が行われる表示装置において、各絵素が、該絵素データを保持するための保持用容量と、該保持用容量の電圧に応じて該絵素容量に電荷を供給するバッファアンプ回路とを備え、且つリフレッシュ信号によってON/OFFを制御されるリフレッシュ回路を介して該絵素容量がプリチャージ用又はディスチャージ用の電源に接続されており、そのことによって、上記目的が達成される。

【0008】本発明の表示装置は、複数の絵素を備え、各絵素に供給された絵素データに応じて絵素容量に電荷が蓄積されることにより表示が行われる表示装置において、各絵素が、該絵素データを保持するための第1保持用容量と、表示切換信号によってON/OFFを制御される表示切換回路を介して該第1保持用容量からの電荷の供給を受ける第2保持用容量と、該第2保持用容量の電圧に応じて該絵素容量に電荷を供給するバッファアンプ回路とを備え、且つリフレッシュ信号によってON/OFFを制御されるリフレッシュ回路を介して絵素容量がプリチャージ用又はディスチャージ用の電源に接続されており、そのことによって、上記目的が達成される。

【0009】

【作用】請求項1の発明によれば、各絵素に供給された絵素データは、一旦保持用容量に保持される。保持用容量は、単なる容量素子であるため、表示用の絵素容量と異なり、リーク電流の極めて小さいものを用いることができる。そして、バッファアンプ回路がこの絵素データを保持した保持用容量の電圧に応じた電荷を絵素容量に供給する。バッファアンプ回路は、入力インピーダンスが大きく出力インピーダンスが小さいアンプ回路であるため、保持用容量に蓄積された電荷をほとんど消費することなく、この保持用容量の電圧に応じて絵素容量に電荷を供給し続けることができる。従って、各絵素は、供給された絵素データを保持用容量で確実に保持して、絵素容量に蓄積された電荷がリーク電流によって失われるのをバッファアンプ回路により補うことができるので、明瞭な表示を長時間維持することができるようになる。

【0010】また、リフレッシュ信号をアクティブにしてリフレッシュ回路をONにすれば、絵素容量が電源に直接接続されるので、バッファアンプ回路によってこの絵素容量に蓄積された電荷をプリチャージ又はディスチャージすることができる。このため、保持用容量に新たな絵素データが蓄積された場合に、このプリチャージ又はディスチャージを行えば、新たな絵素データに応じた電荷を絵素容量に改めて供給することができる。従って、バッファアンプ回路が正電荷又は負電荷を供給するだけの片方向の回路であるにもかかわらず、新たな絵素データに応じた電荷量が直前のレベルより少ない場合や絵素データを正負の極性を入れ換えて交互に供給するよ

うな場合にも、絵素容量には、この新たな絵素データに応じた電荷が確実に供給されることになる。

【0011】この結果、請求項1の発明によれば、順次レベルや極性が変化する絵素データを確実に保持してそれぞれ明瞭な表示を長時間維持することができるようになる。

【0012】ただし、上記請求項1の発明の場合には、絵素に供給された絵素データを保持用容量に蓄積するための書き込み期間が長い場合には、絵素容量に蓄積される電荷の速やかな切り換えを行うことができなくなる。

【0013】しかしながら、請求項2の発明では、各絵素に供給された絵素データは、まず第1保持用容量に保持される。そして、表示切換信号をアクティブにして表示切換回路をONにすると、この絵素データを保持した第1保持用容量から第2保持用容量に電荷が供給され、この第2保持用容量の電圧に応じてバッファアンプ回路が絵素容量に電荷を供給する。従って、供給された絵素データを第1保持用容量に蓄積している間の書き込み期間には、バッファアンプ回路によって第2保持用容量の電圧に応じた絵素容量への電荷の供給が維持されるので、この間に前回の絵素データに基づいた表示を続けることができる。

【0014】この結果、請求項2の発明によれば、絵素データを第1保持用容量に蓄積するための書き込み期間が長い場合にも、この書き込み期間には前回の絵素データに基づく表示を維持することができ、絵素容量の表示の切換を表示切換信号によって迅速に行うことができるようになる。

【0015】なお、この請求項2の発明の場合には、第30第1保持用容量と第2保持用容量との間で電荷の配分が生じるため、絵素データが蓄積された第1保持用容量の電圧が劣化する。ただし、この電圧の劣化を小さくするには、第1保持用容量の容量に対して第2保持用容量の容量を十分に小さくしておけばよい。また、この第1保持用容量と第2保持用容量との間にも別のバッファアンプ回路を配置して、第1保持用容量の電荷を消費することなく、この第1保持用容量の電圧に応じた電荷を第2保持用容量に供給するようにしてもよい。

【0016】

【実施例】以下、図面を参照しながら、本発明の実施例を詳述する。

【0017】図1乃至図8は本発明の一実施例を示すものであって、図1は絵素の構成を示す回路ブロック図、図2は図1の絵素の変形例を示す回路ブロック図、図3は図2の絵素の変形例を示す回路ブロック図、図4は図3の絵素に選択回路を付加した回路ブロック図、図5は液晶表示装置の回路ブロック図、図6は液晶表示装置の概略を示すブロック図、図7は液晶表示装置の動作を示すタイムチャート、図8は液晶表示装置の使用例を示す構成図である。

5

【0018】本実施例は、液晶テレビジョンに用いるアクティブマトリクス駆動方式の液晶表示装置について説明する。

【0019】本実施例の液晶表示装置の各絵素は、図1に示すように、サンプルホールド回路を備えている。即ち、各絵素は、基板上に形成された容量素子としての保持用容量CHと、液晶を介して設けられた表示素子としての絵素容量CPを備えている。保持用容量CHの一方の電極には、スイッチ素子1を介してデータ信号が入力されるようになっている。また、この保持用容量CHの一方の電極は、バッファアンプ回路2の入力に接続されている。スイッチ素子1は、走査信号によってON/OFFを制御される回路素子である。バッファアンプ回路2の出力は、絵素容量CPの一方の電極に接続されている。また、この絵素容量CPの一方の電極は、スイッチ素子3を介して接地電源線4に接続されている。スイッチ素子3は、リフレッシュ信号によってON/OFFを制御される回路素子である。保持用容量CHと絵素容量CPの他方の電極は、コモン電源線5に接続されている。

【0020】上記バッファアンプ回路2は、高電圧電源線6と上記接地電源線4を電源として動作し、入力インピーダンスが大きく出力インピーダンスが小さいアンプ回路である。また、高電圧電源線6の電位をV_{EE}とし接地電源線4の電位をGNDとすると、コモン電源線5の電位V_{COM}は、これらV_{EE}とGNDとのほぼ中央の値となるように設定されている。従って、このバッファアンプ回路2は、絵素容量C_Pの電圧が保持用容量C_Hの電圧に応じた値となるように高電圧電源線6から電流を供給してこの絵素容量C_Pの充電を行うことになる。ただし、絵素容量C_Pの電圧が既に保持用容量C_Hの電圧に応じた値よりも高電圧となっている場合には、このバッファアンプ回路2は動作しない。

【0021】上記構成の各絵素は、走査信号がアクティブとなることによりスイッチ素子1がONとなり、絵素データのデータ信号が保持用容量CHに供給され（サンプリング）、スイッチ素子1がOFFに戻ることにより保持用容量CHがこれを保持する（ホールド）。従つて、これらスイッチ素子1、保持用容量CH及びバッファアンプ回路2がサンプルホールド回路を構成する。この保持用容量CHは、容量素子として形成されたものであるため、ほとんどリーク電流は発生しない。また、この際にリフレッシュ信号も一旦アクティブとなるので、絵素容量CPの電圧は接地電源線4によってGNDレベルまで引き下げられる。そして、リフレッシュ信号が非アクティブに戻ると、バッファアンプ回路2が保持用容量CHの電圧に応じた電圧となるまで高電圧電源線6から絵素容量CPに電流を供給し充電を行う。この際、データ信号は、常にVEEレベルとGNDレベルの間の電圧レベルとなるので、一旦GNDレベルまで引き下げられ

6

【0022】この結果、各絵素は、スイッチ素子1を介して供給されたデータ信号を保持用容量CHで確実に保持しているので、上記のようにして充電された絵素容量CPの電圧がリーク電流により減衰しようとした場合に、バッファアンプ回路2がこれを補うことができ、明瞭な表示を長時間維持することができるようになる。また、新たなデータ信号の供給を受けた場合には、絵素容量CPの電圧が一旦スイッチ素子3を介してディスチャージされGNDレベルまで低下するので、バッファアンプ回路2は、高電圧電源線6からの電流を供給する一方の動作のみによって絵素容量CPの電圧を新たなデータ信号に応じた値まで確実に充電することができる。従って、コモン電源線5のVCOMを0電位としてデータ信号の極性を正負に交互に切り換えた交流駆動を行うことができる。

【0023】図2は、上記図1に示した絵素のサンプルホールド回路をマスタースレーブ方式とした場合を示す。

【0024】ここでは、図1に示したサンプルホールド回路に代えて、それぞれスイッチ素子1、第1保持用容量CH1及びバッファアンプ回路2とスイッチ素子7、第2保持用容量CH2及びバッファアンプ回路8からなる2組のサンプルホールド回路を用いている。即ち、データ信号は、スイッチ素子1を介して第1保持用容量CH1に供給され、この第1保持用容量CH1の電圧に応じたバッファアンプ回路2の出力は、スイッチ素子7を介して第2保持用容量CH2に供給されるようになっている。そして、この第2保持用容量CH2の電圧に応じたバッファアンプ回路8の出力が絵素容量CPに供給される。スイッチ素子1は、第1走査信号によってON/OFFを制御され、スイッチ素子7は、第2走査信号によってON/OFFを制御される。また、第2保持用容量CH2の一方の電極は、絵素容量CPと同様に、リフレッシュ信号によってON/OFFを制御されるスイッチ素子9を介して接地電源線4に接続されている。

【0025】上記図1に示した絵素の構成の場合には、スイッチ素子1がONとなっている間の書き込み期間が長い場合には、絵素容量CPに電荷の速やかな切り換えを行うことができなくなる。しかしながら、この図2の構成によれば、各絵素に供給されたデータ信号は、まず第1走査信号がアクティブとなることにより第1保持用容量CH1に保持される。そして、この第1走査信号が非アクティブとなってから第2走査信号がアクティブになると、バッファアンプ回路2がスイッチ素子7を介して第2保持用容量CH2の充電を行い、これに応じて絵素容量CPがバッファアンプ回路8により充電されることになる。従って、第1走査信号がアクティブとなりスイッチ素子1がONとなっている書き込み期間中は、絵素容

量CPの電圧が第2保持用容量CH2によって維持されるので、この間に前回のデータ信号に基づいた表示を続けることができる。

【0026】この結果、図2に示した構成によれば、データ信号を絵素に供給するための書き込み時間が長い場合にも、この書き込み期間には前回のデータ信号に基づく表示を維持することができ、絵素容量CPの電荷の切り換えを第2走査信号のタイミングで短時間に行うことができるようになる。

【0027】なお、リフレッシュ信号がアクティブとなった場合には、スイッチ素子3とスイッチ素子9がONとなり、絵素容量CPの電荷と共に第2保持用容量CH2の電荷もディスチャージされて、新たなデータ信号に基づく充電が可能となる。また、図1に示した構成では、絵素容量CPのリフレッシュ時にスイッチ素子3をONにすると、高電圧電源線6からバッファアンプ回路2を介して接地電源線4に至る貫通電流が流れることになるが、このように第2保持用容量CH2も同時にディスチャージすると、この不要な貫通電流をなくすことができ、絵素での消費電力を低減することができるようになる。

【0028】図3は、上記図2の絵素の具体的な構成例を示すものである。

【0029】ここでは、図2に示した前段のサンプルホールド回路をさらに2つに分割して正負極性のデータ信号ごとにこれらに交互に振り分けて供給するようになっている。

【0030】即ち、データ信号は、トランジスタTr1とトランジスタTr2を介して第1保持用容量CH11と第1保持用容量CH12の一方の電極に供給されるようになっている。また、これら第1保持用容量CH11と第1保持用容量CH12の一方の電極は、それぞれトランジスタTr3とトランジスタTr4を介して共通に第2保持用容量CH2の一方の電極に接続されている。このように第1保持用容量CH11と第1保持用容量CH12をトランジスタTr3、Tr4のみを介して直接第2保持用容量CH2に接続すると、第1保持用容量CH11と第1保持用容量CH12の電荷は第2保持用容量CH2に分配されることになる。従って、電圧劣化による影響を避けるためには、トランジスタTr1～Tr4が同時にONとならないようにタイミングを配慮すると共に、第1保持用容量CH11と第1保持用容量CH12の容量に比べ第2保持用容量CH2の容量を十分に小さくしておく必要がある。

【0031】上記第2保持用容量CH2の一方の電極は、トランジスタTr5のゲート端子に接続され、このトランジスタTr5のソース端子が絵素容量CPの一方の電極に接続されている。このトランジスタTr5は、ドレン端子が高電圧電源線6に接続され、また、絵素容量CPの他方の電極がコモン電源線5に接続されていることから、電圧ホロワ回路によるバッファアンプ回路を構成している。

【0032】上記第2保持用容量CH2と絵素容量CPの一方の電極は、それぞれトランジスタTr6とトランジスタTr7を介して接地電源線4に接続されている。また、この図3では、第1保持用容量CH11、第1保持用容量CH12及び第2保持用容量CH2の他方の電極も接地電源線4に接続することにより、これらの容量の基準電圧をGNDレベルとしている。

【0033】上記構成の絵素は、負極第1走査信号がアクティブになるとトランジスタTr1がONとなりデータ信号が第1保持用容量CH11に供給され、次に負極第2走査信号がアクティブになるとトランジスタTr3がONとなり第2保持用容量CH2に電荷が分配される。また、正極第1走査信号がアクティブになるとトランジスタTr2がONとなりデータ信号が第1保持用容量CH12に供給され、次に正極第2走査信号がアクティブになるとトランジスタTr4がONとなり第2保持用容量CH2に電荷が分配される。リフレッシュ信号は、これ以前にアクティブとなり、トランジスタTr6とトランジスタTr7をONにして第2保持用容量CH2と絵素容量CPのディスチャージを行っておくようになっている。すると、電荷を分配された第2保持用容量CH2の電圧に応じてトランジスタTr5が高電圧電源線6から絵素容量CPに電流を供給し充電を行う。そして、絵素容量CPの電圧が第2保持用容量CH2の電圧よりもトランジスタTr5のしきい値電圧だけ低い電圧となるまで充電され、以降リレーク電流により減少する電荷を補うことによりこの絵素容量CPの電圧を維持することができる。

【0034】従来のアクティブマトリクス駆動方式の液晶表示装置は、図9に示すように、多数の絵素を構成する液晶パネル11にデータ信号を供給するためのデータ信号線12側にサンプルホールド回路13が設けられていた。そして、シリアルに入力されるデータ信号がシフトレジスタ14によって順に各サンプルホールド回路13で保持されると、シフトレジスタ15によって1本の走査信号線16がアクティブとされ、この走査信号線16上の全絵素11aに一斉にデータ信号が供給されるようになっていた。しかしながら、図4に示すように、選択信号によってON/OFFを制御されるトランジスタTr8を介して本実施例の絵素にデータ信号を供給するようにしておけば、液晶表示装置を図5に示すように構成することができる。即ち、本実施例のように各絵素11aにサンプルホールド回路を設けておけば、シフトレジスタ14の出力を選択信号とし、データ信号をデータ信号線12を介して直接各絵素11aに送り込むようにすることができる。

【0035】従って、図6において、表示部を占める液晶パネル11に対して、表示部以外の走査信号線ドライバ18とデータ信号線ドライバ19をそれぞれ上記図5におけるシフトレジスタ14、15とタイミング発生回路17のみで構成することができるようになるので、液

晶表示装置の小型化を図ることができるようになる。また、この場合、図4に示す各絵素のトランジスタTr1～Tr8は、液晶パネル11の下に配置されたシリコン半導体基板上に形成することができる。そして、これらのトランジスタTr1～Tr8を図4に示すように全てNチャンネルのMOS・FETのみで構成すれば、シリコン半導体基板上にPチャンネルのためのウエハを形成する必要がなくなるので、回路パターン面積を小さくすることができる。

【0036】図7に上記図5の液晶表示装置を駆動する際の各信号のタイミングチャートを示す。リフレッシュ信号は、フィールドごとにアクティブとなり、全絵素の絵素容量CPを一斉にディスチャージする。そして、負極フィールドでは、VCOMよりもGND側の負極のデータ信号を供給し、図4における負極第1走査信号と負極第2走査信号が各絵素ごとに順にアクティブとなる。また、正極フィールドでは、VCOMよりもVEE側の正極のデータ信号を供給し、正極第1走査信号と正極第2走査信号が各絵素ごとに順にアクティブとなる。

【0037】なお、図5に示した液晶表示装置において、液晶パネル11の周辺回路に通常のメモリ回路におけるアドレス選択回路を用いた場合には、各絵素11aにランダムアクセスを行うこともできるようになる。

【0038】また、図8に示すように、本実施例の液晶表示装置21を高速色彩可変フィルタ22と組合せて使用することができる。即ち、高速色彩可変フィルタ22が3原色の各色の波長の光を透過するごとに、この液晶表示装置21の各絵素をリフレッシュして新たなデータ信号による表示を行うようにタイミング制御を行えば、同じ絵素で各色の画像を表示することができるようになるので、従来と同じ絵素数を有する液晶表示装置21であれば、3倍の解像度を得ることができるようになる。

【0039】

【発明の効果】以上の説明から明らかなように、本発明の表示装置によれば、保持用容量とバッファアンプ回路を用いて絵素容量のリーク電流を補い明瞭な表示を長時

間維持する実用的な回路を提供することができるようになる。

【図面の簡単な説明】

【図1】本発明の一実施例を示すものであって、絵素の構成を示す回路ブロック図である。

【図2】本発明の一実施例を示すものであって、図1の絵素の変形例を示す回路ブロック図である。

【図3】本発明の一実施例を示すものであって、図2の絵素の変形例を示す回路ブロック図である。

【図4】本発明の一実施例を示すものであって、図3の絵素に選択回路を付加した回路ブロック図である。

【図5】本発明の一実施例を示すものであって、液晶表示装置の回路ブロック図である。

【図6】本発明の一実施例を示すものであって、液晶表示装置の概略を示すブロック図である。

【図7】本発明の一実施例を示すものであって、液晶表示装置の動作を示すタイミングチャートである。

【図8】本発明の一実施例を示すものであって、液晶表示装置の使用例を示す構成図である。

【図9】従来例を示すものであって、液晶表示装置の回路ブロック図である。

【図10】従来例を示すものであって、絵素の回路図である。

【図11】従来例を示すものであって、絵素容量の等価回路図である。

【図12】従来例を示すものであって、絵素容量の電圧を示すタイミングチャートである。

【図13】サンプルホールド回路を設けた絵素の回路図である。

30 【符号の説明】

2 バッファアンプ回路

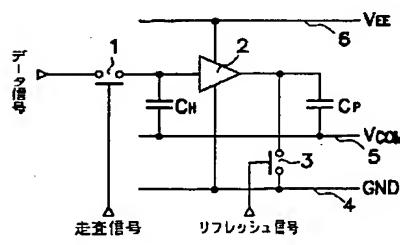
3 スイッチ素子

4 接地電源線

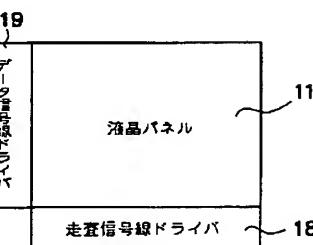
CH 保持用容量

CP 絵素容量

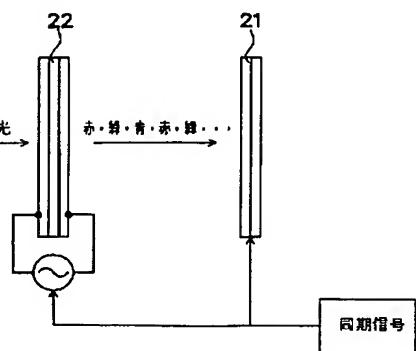
【図1】



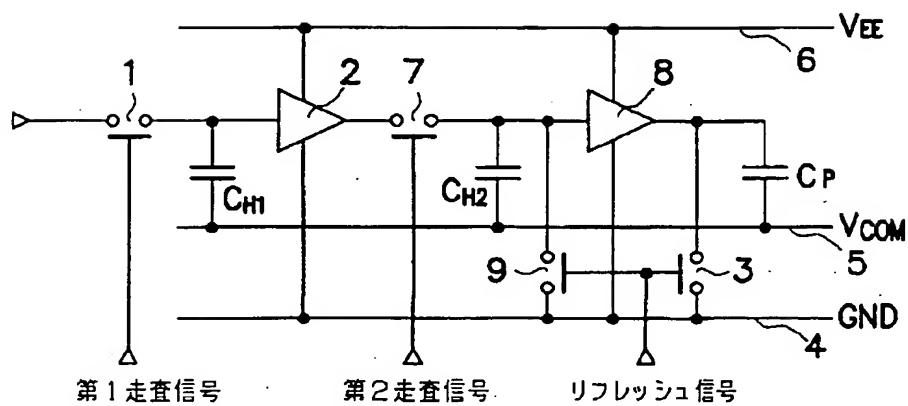
【図6】



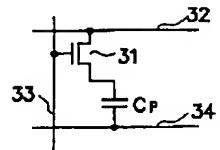
【図8】



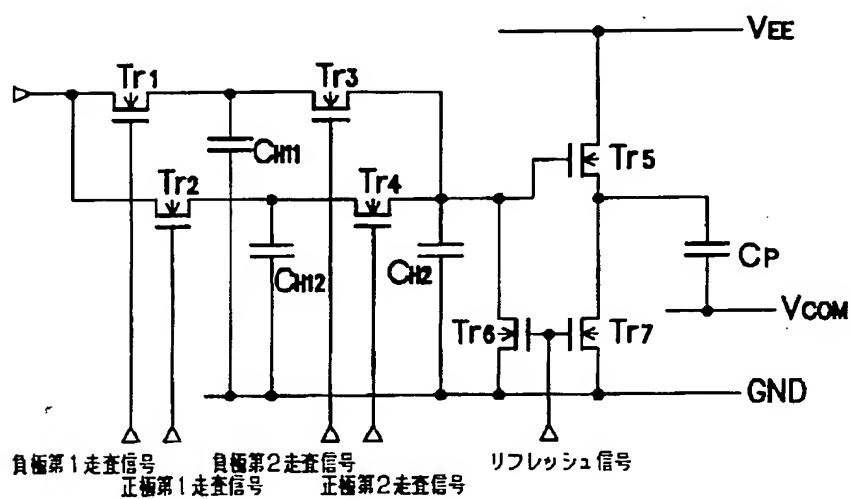
【図2】



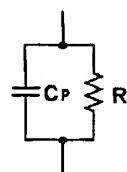
【図10】



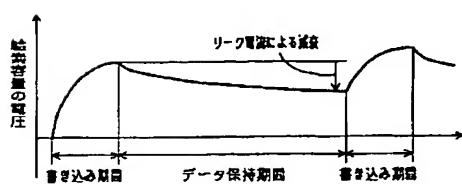
【図3】



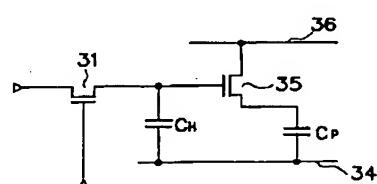
【図11】



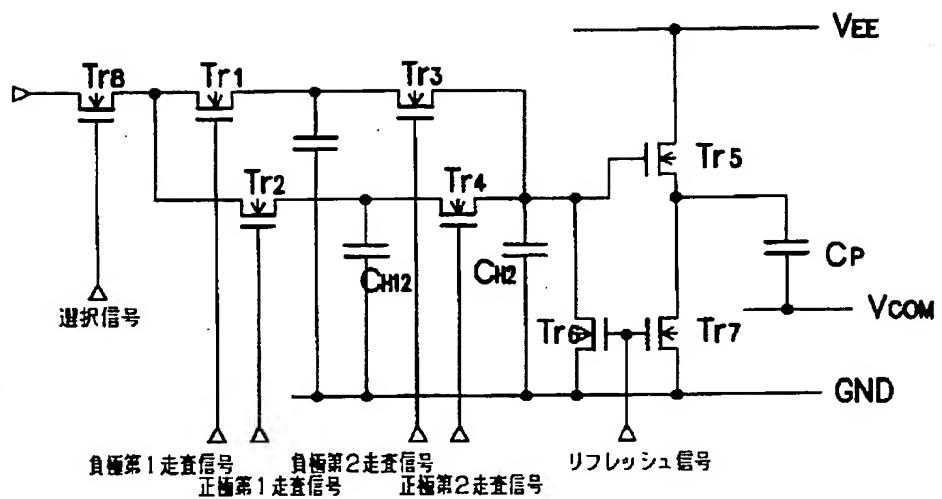
【図12】



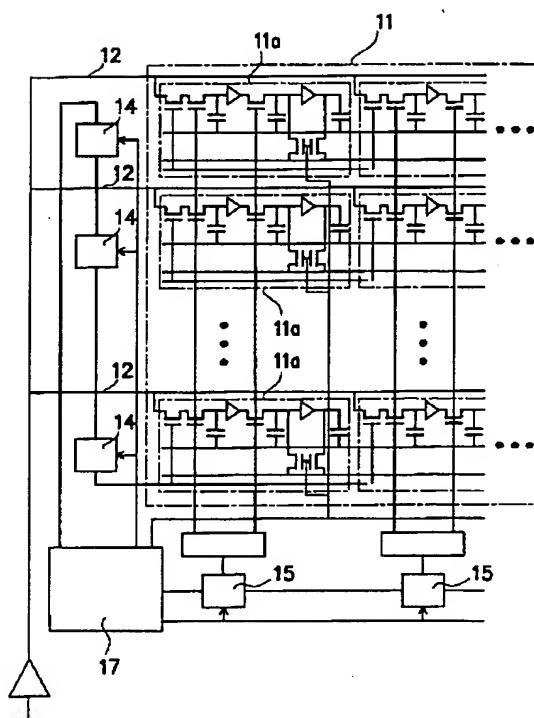
【図13】



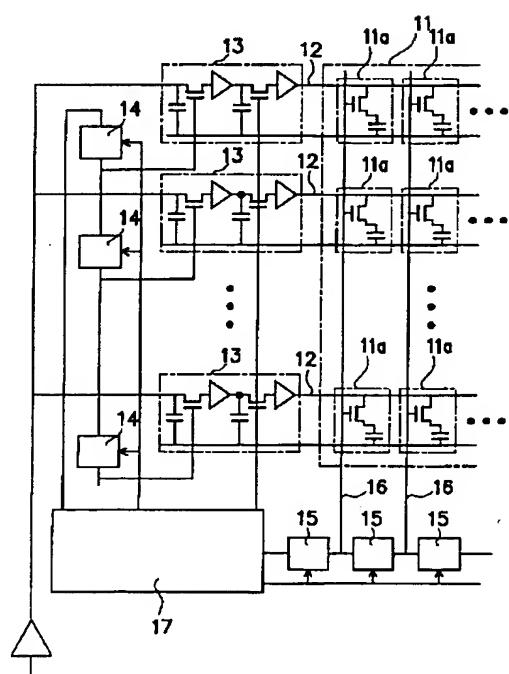
[图4]



【図5】



【図9】



【図7】

